

## PATENT ABSTRACTS OF JAPAN

(1) Application number :

10-450

(43) Date of publication of application : 03.02.1998

(51)Int.Cl.

G09G 3/22

H01J 31/12

(21)Application number : 08-183783

(71)Applicant : CANON INC

(22)Date of filing : 12.07.1996

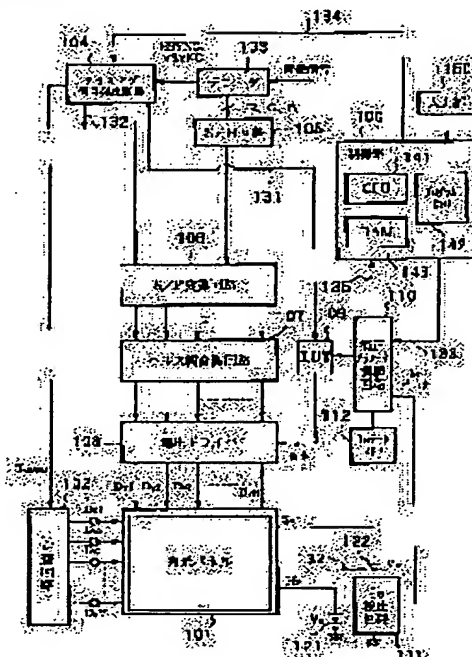
(72)Inventor : SAKAI KUNIHIRO  
SUZUKI HIDETOSHI

**(54) METHOD FOR DISPLAYING PICTURE, AND DEVICE THEREFOR, AND METHOD FOR PRODUCING CORRECTING DATA FOR THE DEVICE**

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a picture display method correcting the drive voltage of an electronic beam source and a device therefor, and a display correction data producing method for the abovementioned device by providing an intermediate electrode between the electronic beam source and a fluorescent screen and finding an emission current from surface conduction type emission elements by using the intermediate electrode.

**SOLUTION:** When an emission characteristic of each surface conduction type emission element of a display panel 101 is measured, the voltage of a power supply 122 applied to an intermediate electrode is reduced to be lower than that in a case of an ordinary picture display, and also electronic quantity emitted from each surface conduction type emission element driven by a prescribed voltage is measured by Ie detection circuit 111 by using the intermediate electrode. Based on the applied voltage value and a current value measured by the Ie detection circuit 111, LUT(Look Up Table) data are created from a prescribed voltage-current characteristic so that a specified emission current value is obtained. An output voltage of a voltage driver 108 is corrected by thus created 109 for driving each element of the display panel 101.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(11)特許出願公開番号

(43)公開日 平成10年(1998)2月3日

### 技術表示箇所

C

H0 1 J 31/12

(74)代理人 弁理士 大塚 康徳 (外1名)

## 【特許請求の範囲】

【請求項 1】 基板上に設置された複数の表面伝導型放出素子をマトリクス状に配線した電子ビーム源と、前記電子ビーム源に対向して設置された蛍光体を有する発光面とを備える画像表示装置であって、

前記電子ビーム源と前記発光面との間に設けられ、前記電子ビーム源から放出される電子を通過させるための複数の開口が設けられた中間電極と、  
入力された画像信号に応じた輝度信号を発生する輝度信号発生手段と、

前記電子ビーム源の各表面伝導型放出素子の特性に応じて前記輝度信号を補正するための補正データを記憶する記憶手段と、

前記記憶手段に記憶された補正データに応じて前記輝度信号を補正し、前記マトリクス状に配線された電子ビーム源の列方向配線或は行方向配線のいずれかに供給する供給手段と、を有することを特徴とする画像表示装置。

【請求項 2】 前記中間電極により捕捉された電子に基づいて前記表面伝導型放出素子から放出される電子に基づく電流値を計測する計測手段と、前記計測手段により計測された電流値に応じて前記表面伝導型放出素子への印加電圧を決定する電圧決定手段と、前記電圧決定手段により決定された電圧値を前記表面伝導型放出素子に印加して前記計測手段により前記電流値を計測し、前記電流値と前記印加された電圧値に対応して予測される電流値との差異に応じて前記補正データを算出する算出手段とを更に有することを特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】 前記算出手段は、前記計測手段により計測された電流値と前記予測された電流値の差異が略ゼロの時の印加電圧値に対応する補正データを作成することを特徴とする請求項 2 に記載の画像表示装置。

【請求項 4】 前記記憶手段は、前記電子ビーム源における前記表面伝導型放出素子の位置と前記補正データとを対応付けて記憶していることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 5】 前記中間電極には、画像の表示期間と前記電流値の計測期間とで異なる電圧を発生する中間電極用電源が接続されていることを特徴とする請求項 1乃至 3 のいずれか 1 項に記載の画像表示装置。

【請求項 6】 前記供給手段は、前記マトリクス状に配線された電子ビーム源の列方向配線に前記輝度信号を供給することを特徴とする請求項 1 に記載の画像表示装置。

【請求項 7】 前記電子ビーム源の行方向配線を順次選択して走査信号を印加する走査信号印加手段を更に有することを特徴とする請求項 1 に記載の画像表示装置。

【請求項 8】 前記中間電極用電源による画像表示期間中の出力電圧  $V_{s1}$  と、前記蛍光体と電子ビーム源との間のアノード電圧  $V_a$  と、前記電子ビーム源と前記蛍光体

との距離  $h_1$  と、前記電子ビーム源と前記中間電極との間の距離  $h_2$  との間に、

$$V_{s1} = (h_2 / h_1) \times V_a$$

の関係が成立することを特徴とする請求項 5 に記載の画像表示装置。

【請求項 9】 前記中間電極用電源の画像表示期間中の出力電圧  $V_{s1}$  と、前記計測手段による計測期間中の前記中間電極用電源の出力電圧  $V_{s2}$  との間に、  
 $V_{s1} > V_{s2}$

10 の関係が成立することを特徴とする請求項 5 又は 8 に記載の画像表示装置。

【請求項 10】 基板上に設置された複数の表面伝導型放出素子をマトリクス状に配線した電子ビーム源と、前記電子ビーム源に対向して設置された蛍光体を有する発光面とを備える画像表示装置における画像表示方法であって、

入力された画像信号に応じた輝度信号を発生する工程と、

20 前記電子ビーム源の各表面伝導型放出素子の特性に応じて補正データを使用して前記輝度信号を補正する工程と、

補正された前記輝度信号を前記マトリクス状に配線された電子ビーム源の列方向配線或は行方向配線のいずれかに供給して画像を表示する工程と、を有することを特徴とする画像表示方法。

【請求項 11】 前記電子ビーム源と前記発光面との間に設けられ、前記電子ビーム源から放出される電子を通過させるための複数の開口が設けられた中間電極により捕捉された電子に基づいて前記表面伝導型放出素子から放出される電子に基づく電流値を計測する計測工程と、  
30 前記計測工程により計測された電流値に応じて前記表面伝導型放出素子への印加電圧を決定する電圧決定工程と、

前記電圧決定工程により決定された電圧値を前記表面伝導型放出素子に印加して前記計測工程により前記電流値を計測し、前記電流値と前記印加された電圧値に対応して予測される電流値との差分に応じて前記補正データを算出する算出工程と、を更に有することを特徴とする請求項 10 に記載の画像表示方法。

40 【請求項 12】 前記算出工程では、前記計測工程で計測された電流値と前記予測された電流値の差異が略ゼロの時の印加電圧値に対応する補正データを作成することを特徴とする請求項 11 に記載の画像表示方法。

【請求項 13】 前記補正データは、前記電子ビーム源における前記表面伝導型放出素子の位置とを対応付けて記憶されていることを特徴とする請求項 10 に記載の画像表示方法。

【請求項 14】 前記中間電極には、画像の表示期間と前記電流値の計測期間とで異なる電圧を発生する中間電極用電源が接続されていることを特徴とする請求項 10

乃至12のいずれか1項に記載の画像表示方法。

【請求項15】 前記電子ビーム源の行方向配線を順次選択して走査信号を印加する走査信号印加工程を更に有することを特徴とする請求項10に記載の画像表示方法。

【請求項16】 前記中間電極用電源による画像表示期間中の出力電圧 $V_{s1}$ と、前記蛍光体と電子ビーム源との間のアノード電圧 $V_a$ と、前記電子ビーム源と前記蛍光体との距離 $h_1$ と、前記電子ビーム源と前記中間電極との間の距離 $h_2$ との間に、

$$V_{s1} = (h_2 / h_1) \times V_a$$

の関係が成立することを特徴とする請求項14に記載の画像表示方法。

【請求項17】 前記中間電極用電源の画像表示期間中の出力電圧 $V_{s1}$ と、前記計測工程による計測期間中の前記中間電極用電源の出力電圧 $V_{s2}$ との間に、

$$V_{s1} > V_{s2}$$

の関係が成立することを特徴とする請求項14又は16に記載の画像表示方法。

【請求項18】 基板上に設置された複数の表面伝導型放出素子をマトリクス状に配線した電子ビーム源と、前記電子ビーム源に対向して設置された蛍光体を有する発光面とを備える画像表示装置における表示補正データの作成方法であって、(a)所定電圧を印加して前記電子ビーム源の各表面伝導型放出素子を順次駆動して電子を放出させる第1電子放出工程と、(b)前記第1電子放出工程により放出された電子量を前記電子ビーム源と前記蛍光体との間に設けられた中間電極を用いて計測する計測工程と、(c)前記所定電圧に応じた電流値と前記計測工程により計測された電流値との差分値を求め、その差分値が所定値以上の時に前記差分値に基づいて次に前記表面伝導型放出素子を駆動する電圧値を決定する電圧決定工程と、(d)前記電圧決定工程で決定された電圧値により前記表面伝導型放出素子を駆動して電子を放出させる第2電子放出工程と、(e)前記差分値が所定値以下の時に前記所定電圧の値に基づいて前記表面伝導型放出素子を駆動する電圧の補正値を決定する工程とを有し、(f)前記差分値が所定値以下になるまで、前記工程(b)～(d)を繰り返し実行することを特徴とする表示補正データの作成方法。

【請求項19】 画像表示期間中、前記中間電極には電圧 $V_{s1}$ が印加され、前記計測工程では電圧 $V_{s2}$ が印加され、 $V_{s1} > V_{s2}$ の関係があることを特徴とする請求項18に記載の表示補正データの作成方法。

【請求項20】 前記中間電極への画像表示期間中の印加電圧 $V_{s1}$ と、前記蛍光体と電子ビーム源との間のアノード電圧 $V_a$ と、前記電子ビーム源と前記蛍光体との距離 $h_1$ と、前記電子ビーム源と前記中間電極との間の距離 $h_2$ との間に、

$$V_{s1} = (h_2 / h_1) \times V_a$$

の関係が成立することを特徴とする請求項18に記載の表示補正データの作成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子ビーム源として冷陰極、特に表面伝導型放出素子を用い、これらをマトリクス状に複数個配列した画像表示方法及び装置及び前記装置における表示補正データの作成方法に関するものである。

10 【0002】

【従来の技術】従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、例えば表面伝導型放出素子や、電界放出型素子（以下FE型と記す）や、金属／絶縁層／金属型放出素子（以下MIM型と記す）などが知られている。

【0003】FE型の例は、例えば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956)や、或は、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976)などが知られている。

【0004】またMIM型の例としては、例えば、C. A. Mead, "Operation of tunnel-emission Devices", J. Appl. Phys., 32, 646 (1961)などが知られている。

【0005】この表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン(Elinson)等による $\text{SnO}_2$ 薄膜を用いたものの他に、Au薄膜によるもの[G. Dittmer: "Thin Solid Films" 9, 317 (1972)]や、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)]や、カーボン薄膜によるもの[荒木久 他: 真空、第26巻、第1号、22 (1983)]等が報告されている。

【0006】これらの表面伝導型放出素子の素子構成の典型的な例として、図16に前述のM. Hartwellらによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。この導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5～1[mm]、幅Wは、0.1[mm]に設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形的形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

50 【0007】M. Hartwellらによる素子をはじめとして

上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。即ち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局部的に破壊もしくは変形もしくは変質せしめ、電氣的に高抵抗な状態の電子放出部3005を形成することである。尚、局部的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には亀裂が発生する。この通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0008】上述の表面伝導型放出素子は、構造が単純で製造も容易であることから、大面積に互り多数の素子を形成できる利点がある。そこで例えば本願出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0009】また、表面伝導型放出素子の応用については、例えば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0010】特に画像表示装置への応用としては、例えば本願出願人によるUSP5,066,883や特開平2-257551号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体を組み合わせて用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0011】

【発明が解決しようとする課題】本願発明者らは、上記従来技術に記載したものを初めとして、種々の材料、製法、構造の表面伝導型放出素子を試みてきた。更に、多数の表面伝導型放出素子を配列したマルチ電子ビーム源、並びにこのマルチ電子ビーム源を応用した画像表示装置について研究を行ってきた。

【0012】本願発明者らは、例えば図17に示す電氣的な配線方法によるマルチ電子ビーム源を試みてきた。即ち、表面伝導型放出素子4001を2次元的に多数個配列し、これらの素子を図示のようにマトリクス状に配線したマルチ電子ビーム源である。

【0013】図中、4001は表面伝導型放出素子を模式的に示したものの、4002は行方向配線、4003は列方向配線を示している。行方向配線4002及び列方向配線4003は、実際には有限の電気抵抗を有するも

のであるが、図において、この抵抗成分は配線抵抗4004及び4005で示されている。上述のような配線方法を単純マトリクス配線と呼ぶことにする。尚、図示の便宜上、6×6のマトリクスで示しているが、マトリクスの規模はむしろこれに限ったわけではなく、例えば画像表示装置用のマルチ電子ビーム源の場合には、所望の画像表示を行うのに足りるだけの素子を配列し配線するものである。

【0014】これら表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源においては、所望の電子ビームを出力させるため、行方向配線4002及び列方向配線4003に適宜の電気信号を印加する。例えば、マトリクスの中の任意の1行の表面伝導型放出素子を駆動するには、選択する行の行方向配線4002には選択電圧Vsを印加し、これと同時に非選択の行の行方向配線4002には非選択電圧Vnsを印加する。これと同期して列方向配線4003に電子ビームを出力するための駆動電圧Veを印加する。この方法によれば、配線抵抗4004及び4005による電圧降下を無視すれば、選択する行の表面伝導型放出素子には(Ve-Vs)の電圧が印加され、また非選択行の表面伝導型放出素子には(Ve-Vns)の電圧が印加される。これら電圧値Ve、Vs、Vnsを適宜の大きさの電圧に設定すれば、選択された行の表面伝導型放出素子だけから電子ビームが出力されるはずであり、また列方向配線の各々に異なる駆動電圧Veを印加すれば、選択された行の素子の各々から異なる強度の電子ビームが出力される。

【0015】このようなマルチ電子ビーム源を応用した画像表示装置において、各画素での輝度の階調表示を行うためには、列方向配線に印加される駆動電圧Veを制御すれば良い。こうして駆動される電圧値に応じて、選択された行の素子の各々から所望の強度の電子ビームが出力されることにより所望の輝度の画素が表示される。勿論、この駆動制御のパラメータは電圧値でなく、電流値であっても良い。一方、このような表面伝導型放出素子の応答速度は高速であるため、駆動電圧或は駆動電流の印加時間は電子ビームが放出される時間に比例する。即ち、駆動電圧或は駆動電流を一定として、印加時間、即ち駆動する信号のパルス幅を変調することにより、容易に階調表示を行うことができる。勿論、この振幅変調とパルス幅変調を併用しても良い。

【0016】従って、これら表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源はいろいろな応用の可能性があり、例えば画像情報に応じた電気信号を適宜印加すれば、画像表示装置用の電子源として好適に用いることができる。

【0017】しかしながら、このような表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源には、実際には以下に述べるような問題が発生していた。

【0018】例えば、テレビジョンやコンピュータ端末

の表示器に応用する場合を初めとして、画像表示装置には、高精細、大画面、大画素数、長寿命などの特性が望まれる。このような特性を実現するためにマルチ電子ビーム源としては、行、列の数の各々が数百～数千にも及ぶ非常に大規模な単純マトリックスを構成する必要がある、かつこれら表面伝導型放出素子のそれぞれの電子放出特性が均一であり、しかも長期に亘り、この特性の均一性が維持されることが要求される。

【0019】しかしながら、上述のような大規模なマルチ電子ビーム源においては、各表面伝導型放出素子特性に製造上のばらつきが発生する問題があった。この製造上のばらつきは、例えば、各表面伝導型放出素子の電極や導電膜を達成するための成膜行程やパターニング工程において、寸法、形状、材料組成などに関して何等かの原因で誤差が生じた場合に発生していた。

【0020】また、単純マトリックス配線したマルチ電子ビーム源を長期に亘って使用した際には、表面伝導型放出素子の電子放出特性に変化が生じるが、変化の度合が各表面伝導型放出素子毎に異なるという問題も生じた。このようなマルチ電子ビーム源を画像表示装置に応用した場合には、表示する画像に応じて各表面伝導型放出素子が駆動されるために、各画素（表面伝導型放出素子）毎に合計の駆動時間が異なってしまう。このため、各表面伝導型放出素子の経時変化の度合が各素子毎に異なることが考えられる。

【0021】このように、表面伝導型放出素子特性に製造上のばらつきや、非一様な経時変化が生じると、マルチ電子ビーム源から放出される電子ビームの強度に各画素毎にばらつきが生じ、その結果として表示画像に輝度ムラや色バランスの乱れが発生し、表示画像の品位が低下してしまう。このため、マルチ電子ビーム源の出力のばらつきを補正し、表示画像の品位低下を防止することが望まれている。具体的には、特定電圧を印加、或は特定電流を流した際の表面伝導型放出素子からの電子放出による放出電流を測定し、その測定値から求められる補正値を素子駆動回路に設けられた補正テーブル（ルックアップテーブル；以下LUTと略す）に記憶させてお

き、マルチ電子源の素子を駆動する時は、その補正値に基づいて駆動条件（電圧振幅、電流振幅、或いは電流パルス幅のいずれか）を変化させる電気的手段を設け、素子特性のばらつきを補正した駆動を行えば良い。

【0022】但じ、実際の画像表示の際には、各電子放出素子からの電子放出が電子マルチ電子ビーム源と蛍光面の間にアノード電圧（Vaで表す）と呼ばれる高電圧（例えば5kVから30kV程度）が印加された状態で行われるために、以下に述べる幾つかの問題が発生する。

【0023】第1に、高電圧が印加された回路に流れる微小電流（例えば $\mu$ A程度）を精度良く計るのは容易ではない。更に、近年の表面画像の高画質化に伴って画像

信号が広帯域化し、その結果、放出電流も高速化し、その周波数は数MHzから数十MHzに至っている。その上、アノード電圧源の周辺には、放電などの高電圧源に特有の問題に対処するためにガード電極などが形成されており、それによるストレー容量も発生しやすくなっている。このような状況下で高速の微小電流を精度良く測定するためには、駆動回路の構成が複雑になり、画像表示装置全体のコストアップを招いてしまう。

【0024】第2の問題として、放出電流の測定時に、放出素子から放出された電子が蛍光体面に衝突して蛍光面で発光が生じることが挙げられる。放出電流の測定に伴う評価が出荷前に行われる場合にはあまり問題にはならないが、出荷後、即ち画像表示装置のユーザ環境で放出電流の測定が実施される場合は、本来の画像信号によるものでない電子放出が行われるため、その放出電子により蛍光体が発光し、画面上にノイズのように表示されてしまい、これは好ましくないと考える。

【0025】本発明は上記従来例に鑑みてなされたもので、電子ビーム源と蛍光面の間に中間電極を設け、この中間電極を用いて表面伝導型放出素子からの放出電流を求めることにより電子ビーム源の駆動電圧を補正する画像表示方法及び装置及び前記装置における表示補正データの作成方法を提供することを目的とする。

【0026】本発明の目的は、中間電極への印加電圧を制御することにより、放出電流の計測時における不要な発光を抑えて、各表面伝導型放出素子の特性を補正するための補正データを作成して補正できる画像表示方法及び装置及び前記装置における表示補正データの作成方法を提供することにある。

【0027】

【課題を解決するための手段】上記目的を達成するために本発明の画像表示装置は以下のような構成を備える。即ち、基板上に設置された複数の表面伝導型放出素子をマトリクス状に配線した電子ビーム源と、前記電子ビーム源に対向して設置された蛍光体を有する発光面とを備える画像表示装置であって、前記電子ビーム源と前記発光面との間に設けられ、前記電子ビーム源から放出される電子を通過させるための複数の開口が設けられた中間電極と、入力された画像信号に応じた輝度信号を発生する輝度信号発生手段と、前記電子ビーム源の各表面伝導型放出素子の特性に応じて前記輝度信号を補正するための補正データを記憶する記憶手段と、前記記憶手段に記憶された補正データに応じて前記輝度信号を補正し、前記マトリクス状に配線された電子ビーム源の列方向配線或は行方向配線のいずれかに供給する供給手段とを有する。

【0028】また上記目的を達成するために本発明の画像表示方法は以下のような工程を備える。即ち、基板上に設置された複数の表面伝導型放出素子をマトリクス状に配線した電子ビーム源と、前記電子ビーム源に対向し

て設置された蛍光体を有する発光面とを備える画像表示装置における画像表示方法であって、入力された画像信号に応じた輝度信号を発生する工程と、前記電子ビーム源の各表面伝導型放出素子の特性に応じた補正データを使用して前記輝度信号を補正する工程と、補正された前記輝度信号を前記マトリクス状に配線された電子ビーム源の列方向配線或は行方向配線のいずれかに供給して画像を表示する工程とを有する。

【0029】また上記目的を達成するために本発明の表示補正データの作成方法は以下のような工程を備える。即ち、基板上に設置された複数の表面伝導型放出素子をマトリクス状に配線した電子ビーム源と、前記電子ビーム源に対向して設置された蛍光体を有する発光面とを備える画像表示装置における表示補正データの作成方法であって、(a)所定電圧を印加して前記電子ビーム源の各表面伝導型放出素子を順次駆動して電子を放出させる第1電子放出工程と、(b)前記第1電子放出工程により放出された電子量を前記電子ビーム源と前記蛍光体との間に設けられた中間電極を用いて計測する計測工程と、(c)前記所定電圧に応じた電流値と前記計測工程により計測された電流値との差分値を求め、その差分値が所定値以上の時に前記差分値に基づいて次に前記表面伝導型放出素子を駆動する電圧値を決定する電圧決定工程と、(d)前記電圧決定工程で決定された電圧値により前記表面伝導型放出素子を駆動して電子を放出させる第2電子放出工程と、(e)前記差分値が所定値以下の時に前記所定電圧の値に基づいて前記表面伝導型放出素子を駆動する電圧の補正値を決定する工程とを有し、(f)前記差分値が所定値以下になるまで、前記工程(b)～(d)を繰り返して実行することを特徴とする。

【0030】

【発明の実施の形態】以下、添付図面を参照して本発明の好適な実施の形態を詳細に説明する。尚、本実施の形態に好適な表面伝導型放出素子の構造、製法、特性、および画像表示装置の表示パネルの構造、製法などについては後で詳しく述べる。

【0031】まず、本発明の実施の形態による画像表示装置の構成を図1乃至図4を参照して説明する。

【0032】図1は、本実施の形態の画像表示装置の構成を示したブロック図である。

【0033】図中、101は本実施の形態のマルチ電子ビーム源を有する画像表示パネルで、行方向の端子D<sub>x1</sub>乃至D<sub>xM</sub>及び列方向の端子D<sub>y1</sub>乃至D<sub>yN</sub>を介して外部の電気回路に接続されている。このうち行方向端子D<sub>x1</sub>～D<sub>xM</sub>には、表示パネル101に設けられているマルチ電子ビーム源、即ち、M行N列の行列状にマトリクス配線された表面伝導型放出素子群を1行ずつ順次駆動するための走査信号が印加される。一方、列方向端子D<sub>y1</sub>～D<sub>yN</sub>には、走査信号により選択された一行の表面伝導型放出素子の各素子の出力電子ビームを制御するための、画像

信号を変調した変調信号が印加される。

【0034】一方、画像表示パネル101の高圧端子H<sub>v</sub>は、外部のアノード電源121(出力電圧V<sub>a</sub>)に接続され、マルチ電子ビーム源から放出された電子を蛍光体方向に加速している。また、この表示パネル101に組み込まれた電子通過孔を有する中間電極(図4の1020)から取り出された端子S<sub>v</sub>は中間電極制御電源122に接続されている。この中間電極制御電源122は、画像表示を行う期間には予め設定した電圧V<sub>s1</sub>を出力し、補正データの作成期間(即ち、放出電流の測定期間)には電圧V<sub>s2</sub>を発生する(V<sub>s1</sub>>V<sub>s2</sub>)。

【0035】100は本実施の形態の画像表示装置におけるLUT109の補正用データを作成するための制御を実行する制御部で、マイクロプロセッサなどのCPU141、CPU141により実行されるプログラムを記憶するプログラムメモリ142、CPU141による処理の実行時にワークエリアとして使用されるRAM143などを備えている。150は、例えばマウスやキーボード等の入力部で、ユーザにより操作されて、制御部100に対してLUT109のデータの作成等の指示を行っている。入力部150より補正用データの作成が指示されると、制御部100はLUTデータの作成指示信号133、134のそれぞれを、タイミング発生回路104と補正パラメータ演算回路110のそれぞれに出力する。また、この制御部100は、信号線135を介して補正パラメータ演算回路110から、測定した放出電流値I<sub>e</sub>及び補正電圧値ΔV<sub>r</sub>等を入力して、後述する図2のフローチャートで示す処理を実行している。

【0036】次に、走査回路102の構成及び動作について説明する。

【0037】この走査回路102は、内部にM個のスイッチング素子を備え、各スイッチング素子は、図示しない直流電圧源の出力電圧V<sub>x</sub>もしくは0[V](グランドレベル)のいずれか一方を選択し、表示パネル101の端子D<sub>x1</sub>～D<sub>xM</sub>と電気的に接続するものである。この電圧V<sub>x</sub>の値は、後述する図12で例示した表面伝導型放出素子の特性(電子放出閾値電圧8[V])に基づき、走査選択されていない行の素子に印加される電圧が、この電子放出閾値電圧以下となるように選ばれる。

【0038】本実施の形態では、電子放出素子が電子放出するための閾値電圧が8[V]であったので、この電圧値V<sub>x</sub>として7[V]の一定電圧を出力するように上記直流電圧源の出力電圧値が設定されている。尚、走査回路102の各スイッチング素子は、後述するタイミング信号発生回路104が出力する制御信号T<sub>scan</sub>に基づいて切り換えられるが、実際には例えばFETのようなスイッチング素子を組み合わせることにより構成されている。

【0039】次に、入力された画像信号の流れについて説明する。



【0040】入力されたコンポジット画像信号は、デコーダ103で3原色(RGB)の輝度信号および水平、垂直同期信号(HSYNC, VSYNC)に分離される。タイミング信号発生回路104では、これらHSYNC, VSYNC信号を入力し、これら同期信号に同期した各種タイミング信号を発生している。一方、デコーダ103によりデコードされたRGB輝度信号はS/H(サンプル&ホールド)回路105において、適当なタイミングでサンプリングされて保持される。このS/H回路105に保持された信号は、シリアルパラレル(S/P)変換回路106に入力され、表示パネル101の各蛍光体の並びに対応した順番に配列されたパラレル信号に変換される。

【0041】こうしてS/P変換回路106でパラレル信号に変換されて出力される画像信号は、パルス幅変調回路107で画像信号の強度に対応したパルス幅を持つパルス信号に変換される。更に、このパルス信号は、電圧ドライバ108により所定の電圧値に増幅されて、表示パネル101の列方向端子Dy1~DyNを通じて表示パネル101の表面伝導型放出素子に印加される。ここでLUT109には、各素子毎にばらつきを補正するためのパルス信号の電圧値(補正用データ)がストアされており、電圧ドライバ108はこの補正用データを入力し、その補正用データに応じた電圧の駆動信号を表示パネル101に出力する。これにより表示パネル101の全素子は、略一定の放出電流を出力することになる。

尚、このLUT109は、タイミング信号発生回路104からのアクセス信号131によりアクセスされ、このLUT109から出力されるデータに従って、電圧ドライバ108は、駆動される表示パネル101の素子の番号に対応する補正された電圧値のパルス信号を発生する。

【0042】これら補正された電圧値のパルス信号が供給された表示パネル101では、走査回路102により選択した行に接続された表面伝導型素子のみが、その列方向配線から供給されたパルス幅に応じた期間だけ電子を放出し、この放出された電子により表示パネル101の蛍光体が発光される。即ち、1水平走査期間中、その選択された行の全素子が画像輝度信号に合わせて発光することになる。このようにして、走査回路102により選択される行が順次走査されることにより、表示パネル101全体に互って2次元画像が形成(表示)される。

【0043】以上が本実施の形態の画像表示装置における画像表示時の動作の概要であるが、次にLUT109に記憶する補正データを作成する時の動作について簡単に説明する。

【0044】図1において、制御部100が補正用のデータを作成し、補正パラメータ演算回路110を介してLUT109に格納して更新する。表示パネル101の製造直後、または一定期間駆動した後、入力部150か

らの入力により制御部100から出力されるLUT作成指示信号133, 134に基づいてLUT109の補正データの作成が開始される。この時、放出電流(Ie)検出回路111は、表示パネル101の各素子が独立して駆動されたときの放出電流値(Ieと略す)を検出し、補正パラメータ演算回路110を介してIeデータメモリ112に記憶する。そして制御部100は、表示パネル101の各素子毎の放出電流値Ieと、予め設定されている放出電流値との差、即ち誤差( $\Delta Ie$ と略す)及び駆動電圧値(Vfと略す)とIeとの関係式を用いて、誤差 $\Delta Ie$ をゼロにする補正電圧値 $\Delta Vf$ を予測する。こうして、この予測電圧値に基づいて駆動電圧値Vfを( $Vf + \Delta Vf$ )に更新するような補正用データを補正パラメータ演算回路110を介してLUT109に書き込む。

【0045】次に、電圧ドライバ108は、LUT109から入力される補正用データに応じて、出力する駆動電圧を( $Vf + \Delta Vf$ )に変更し、その電圧で表示パネル101を駆動する。この際の放出電流値IeがIe検出回路111でモニタされ、前述と同様にして誤差 $\Delta Ie$ を算出する。そして再び、この誤差に基づいて補正電圧値 $\Delta Vf$ を予測し、この補正電圧値に従ってLUT109の内容を更新する。このような処理を繰り返すことにより、表示パネル101の各放出素子の特性のばらつきをなくするような補正データを記憶したLUT109を作成することができる。

【0046】このような補正データの作成期間(即ち、放出電流Ieの検出期間)では、タイミング信号発生回路104から出力される制御信号132によって、中間電極1020に印加される電源電圧が、電圧値Vs1から電圧値Vs2に切り換えられる。

【0047】ここで、電圧値Vs1, Vs2の選び方について記す。この画像表示期間中の電圧値Vs1では、放出素子から放出された電子が中間電極1020に設けられた孔(図4の1021)を通過して蛍光体面に到達する確率が高いことが望まれる。

【0048】本実施の形態では、マルチ電子ビーム源の面と蛍光面とが形成する平行電界を乱さないような中間電極1020をVs1として選んだ。即ち、マルチ電子ビーム源と蛍光面間の距離をh1、マルチ電子ビーム源と中間電極間の距離をh2とした時に、
$$Vs1 = Va \times h2 / h1$$

とした。例えば、h1=4mm、h2=200 $\mu$ m、Va=10kVの場合、Vs1=500Vとした。また、このような条件の下で電子透過率が最大になるように、xy平面内での上記通過孔1021の位置を設定している。この時、電圧値Vs2をVs1より大きくしても、或は小さくしても、放出電子の蛍光面への到達率が小さくなることを本願発明者らは確認している。

【0049】尚、中間電極制御電源122の最大出力電



圧がより低い方が電圧切替が容易であり、しかも電源容量や価格の点からも好ましい。よって、本実施の形態では、 $V_{s2} < V_{s1}$ とした（勿論、 $V_{s2} > V_{s1}$ でも本発明の目的を達成することができる）。具体的には、LUT109に記憶する補正データの作成期間（即ち、放出電流の測定期間）の電圧として $V_{s2} = 200V$ を選んだ。この場合、電子源部からの電子放出効率の低下が観察された。また、この蛍光体への電子放出効率は通過孔1021のサイズにも大きく依存するが、極一部の放出電流は中間電極1020に吸収されることなく蛍光体面に到達する。しかし、これらの放出効率の変化率 $K1$ 、中間電極の吸収率 $K2$ の値は、マルチ電子源でばらつくことなく一定の値をとる。更に、またこの値は別の実験系で予め求めておくことが可能で、本実施の形態の構成では、 $K1 \times K2 = 0.62$ であった。

【0050】次に、補正用LUT109のデータを作成する手順の例を図1及び図2を参照して、より詳細に説明する。

【0051】タイミング発生回路104は、制御部100からLUTデータの作成指示を受けると、テーブルデータの作成手順に合わせた各種タイミング信号を発生する。これらタイミング信号に従い、中間電極1020に接続される中間電極制御電源122の出力電圧が $V_{s1}$ から $V_{s2}$ に切り替えられ、続いて表示パネル101のマルチ電子源の特定の表面伝導型放出素子に対して所定の振幅、所定パルス幅のパルス信号が列方向配線に印加される。これら列方向配線に印加されるパルス信号と、走査回路102出力によって選択された行の表面伝導型放出素子が駆動され、このとき、その行の放出素子から放出され、中間電極1020に吸収される電流値 $I_e$ が検出回路111によって測定される。

【0052】図2は、LUT109のデータ作成処理を示すフローチャートで、この処理はこの補正データの作成処理を概念的に示したもので、この処理を実行する制御プログラムは例えばプログラムメモリ142に記憶されている。

【0053】入力部150からLUTデータの作成指示が入力されると、LUT作成指示信号133、134を出力する。これにより、表示パネル101の表面伝導型放出素子の内の1つが初期駆動電圧値（LUT109の初期値）で駆動される。補正パラメータ演算回路110は、この駆動された放出素子からの放出電流 $I_e$ を検出して制御部100に通知するとともに（ステップS1）、 $I_e$ データメモリ112の、その選択された放出素子の番号に対応したアドレスに格納する。尚、この $I_e$ データメモリ112の初期値は全て“0”とする。以下、このフローチャートに沿って説明する。

（条件1） $I_e$ データメモリ112に格納する際、ステップS2で、補正パラメータ演算回路110は、対応する $I_e$ データメモリ112のメモリアドレスに格納され

ていたデータ（前回ストアした $I_e$ データ）と、今回測定された $I_e$ データとを比較する。この比較の目的は、表示パネル101のマルチ電子源のどの表面伝導型放出素子に欠陥があるかを特定するためである。即ち、素子の駆動電圧 $V_f$ を変化させた時に、放出電流値 $I_e$ に変化がない場合は、その表面伝導型放出素子が欠陥であると判定される。この欠陥素子の判定は、検出した放出電流値 $I_e$ がゼロかどうかで判定しても良いが、初期電圧で駆動する時に放出電流値 $I_e$ がほとんどゼロの場合は区別できないので、この方法が望ましい。こうして欠陥であると判定された場合はステップS3に進み、その欠陥の放出素子の位置をエラー情報として制御部100に通知し、制御部100のRAM143にエラー情報として記憶し、ステップS9以降の処理で、次の放出素子の補正データを求めるための駆動を行う。

【0054】検出した放出電流値 $I_e$ が前回の電流値と変化している場合は、その測定した電流値を $I_e$ データメモリ112に格納し、次の条件2に進む。

（条件2）次にステップS4に進み、測定された電流値に基づく $I_e$ データを設定 $I_e$ 値（予め定められた所望の電流値）と比較し、その設定 $I_e$ 値との誤差 $\Delta I_e$ を算出する。この誤差 $\Delta I_e$ がほぼ“0”（正確には、補正後の許容電流値 $I_e$ のばらつき量）の場合、選択駆動された表面伝導型放出素子の駆動電圧値は、現状のLUT109の値で良い（予測通りの電流値が得られた）のでステップS9（条件4）に進む。一方、この誤差 $\Delta I_e \neq 0$ の場合、更にその駆動電圧値を補正する必要があるので、その誤差 $\Delta I_e$ から、その駆動電圧を補正するための補正電圧値 $\Delta V_f$ を求める。この時、 $(I_e - V_f)$ の関係式を用いて、誤差 $\Delta I_e$ から補正電圧値 $\Delta V_f$ を予測する（ステップS5）。このステップS5の処理の詳細については後述する。

（条件3）次に、ステップS5で予測された補正電圧値 $\Delta V_f$ と、現状のLUT109に格納された駆動電圧値 $V_f$ とを加算した $(V_f + \Delta V_f)$ 値が、駆動電圧の上限 $V_f(\max)$ を越えていないかどうかを判定する（ステップS6）。この最大値 $V_f(\max)$ は素子に印加しても良い最大定格電圧からノイズマージン分を差し引いた値に設定しておくのが望ましい。この目的は、電子放出素子に過大な電圧を印加することを防止するためである。条件3で、 $(V_f + \Delta V_f) > V_f(\max)$ であると判定された場合は、その選択された表面伝導型放出素子は、駆動電圧の上限電圧以上を印加しても電子放出電流が設定値に達せず、補正不可能な不良素子であると判断される。即ち、条件3によって表面伝導型放出素子の良否を判定し、不良素子である場合は、その素子の位置をエラー情報として制御部100に通知し、前述の制御部100のRAM143にエラー情報として記憶し（ステップS7）、次の放出素子の補正のための駆動を行う。

【0055】一方、条件3において、上限電圧値以下、

即ち、 $(V_f + \Delta V_f) < V_f(\max)$ と判定された場合はステップS8に進み、その放出素子の駆動電圧値を $V_f$ から $(V_f + \Delta V_f)$ に変更するような補正データに更新してLUT109に格納する。そして再び(条件1)に戻って、その更新されたLUT109のデータを使用して、同じ放出素子を、その補正された電圧値により駆動して、再度放出電流の計測を行い(S2)、ステップS4で、設定されている設定 $I_e$ 値との誤差 $\Delta I_e$ が略ゼロ\*

(終了状態)

・ $I_e$ 補正完了

(正常終了)。

【0057】・欠陥と判断(補正不可) エラー情報をストア、LUTデータは $V_f$ に相当

・不良と判断(補正不可) エラー情報をストア、LUTデータ $\sim V_f(\max)$

(条件4)ステップS9では、表示パネル101のマルチ電子源の全ての放出素子に関して、LUT109のデータの作成を行ったかどうかを判定する。こうして全ての放出素子に関してLUTデータの作成が完了すると、この処理を終了する。

【0058】次に、こうして測定された電流値 $I_e$ と設定 $I_e$ 値との誤差 $\Delta I_e$ から、駆動電圧の補正電圧値 $\Delta V_f$ を予測する方法について説明する。

【0059】本発明の実施の形態においては、測定電流※

$$I_{es} = K1 \times K2 \times a \times (V_f \text{の2乗}) \times \exp(b/V_f) \quad \dots (1)$$

で記述される。そこで、補正電圧値 $\Delta V_f$ を予測するために数式(1)を電圧値 $V_f$ で微分して以下の関係式を得る。

$$\Delta V_f = (\Delta I_e / I_{es}) / \{ (2/V_f) - (b / (V_f \text{の2乗})) \} \dots (2)$$

この数式(2)は $(I_{es} - V_f)$ の関係式が前述の数式(1)で記述された時に、 $\Delta I_e$ (設定値との誤差:計測値)から、 $\Delta V_f$ (駆動電圧補正值:制御値)を近似して算出する式である。この数式(2)において、計測された電流値 $I_{es}$ 及び駆動電圧 $V_f$ は前述のようにRAM143に記憶されているので、数式(1)のパラメータ(b)が判れば、電圧補正值 $\Delta V_f$ を予測できる。いま、各電子放出素子の特性がばらついている場合、パラメータ(b)もばらつくと考えられるが、このパラメータ(b)を各放出素子毎に検出するのは、LUT109のデータを高速に取得する点で好ましくない。また、パラメータ(b)のばらつきは予測値の誤差をもたらすが、前述した予測と実測とを何回か行うことにより、そ☆

$$I_e = 2.77 \times (10^{-4} \text{乗}) \times (V_f \text{の2乗}) \times \exp(152.1/V_f)$$

…(3)

(予測のためのパラメータ)いま、表示の際の放出素子の駆動時における蛍光体への到達電流(放出電流)の目標値を $1 \mu A$ とする。ここで $K1 \times K2 = 0.62$ とすると、 $V_{s2} = 200V$ での設定電流値 $I_e$ は $0.62 \mu A$ となる。またパラメータ(b)の値は“200”と仮定した。

\*になるまで、前述のフローチャートに従ってLUT109の補正データを作成する。こうして誤差 $\Delta I_e$ が略“0”となって条件1～3のループを抜けると、その選択された表面伝導型放出素子に関して、RAM143に以下のようなLUTデータ或はエラー情報がストアされる。

【0056】

(補正結果)

LUT109に補正電圧 $V_f$ 値が記憶されている

※値 $I_{es}$ と制御パラメータ $V_f$ との関係式を用いて補正量の予測を行った。この表面伝導型放出素子の電子放出素子特性は例えば図12に示すようになる。この時、 $(I_e - V_f)$ の関係は、

$$I_e = a \times (V_f \text{の2乗}) \times \exp(b/V_f)$$

で近似することができる。ここで電圧値 $V_{s1}$ と $V_{s2}$ の違いによる電子放出効率の変化の割合を $K1$ 、中間電極1020での吸収率を $K2$ で表すと、ここで測定される電流値 $I_{es}$ は、

【0060】

【数1】

【0061】

★【0062】

【数2】

★【0063】

30★の誤差を収束させることが可能である。そこで、パラメータ(b)が全ての放出素子で同じであると仮定して、数式(2)により各放出素子の補正值を予測した。この予測値は、表示パネル101におけるパラメータ(b)の最小値を予測パラメータとして予測フィードバックによる制御パラメータの発振を防ぐことができる。

【0064】実際の放出素子のパラメータを用いて、数式(2)を用いた予測例を以下に示す。なお、本実施の形態とは別の手段で、これに適用した放出素子の $(I_e - V_f)$ 特性を測定した。参考までに、その結果を数式(3)で示す(尚、この数式(3)は本実施の形態の補正用LUT109のデータの作成には用いていない)。

【数3】

【0065】(1回目の測定データ)

測定データ: $V_f = 13.5V$ ,  $V_a = 10kV$ ,  $V_{s2} = 200V$ のとき、

$$I_{es} = 0.40 \mu A \quad \dots (4)$$

(1回目の予測)(4)で得られたデータを数式(2)

50に代入して、 $\Delta V_f = 0.58V$ (設定電流値 $I_e$ にする

ために必要な補正電圧量)を得る。従って、更新されたLUTデータは、

$$(Vf + \Delta Vf) = 14.08V \quad \dots (5) \quad *$$

$$\text{測定データ: } Vf = 14.08V \text{ のとき, } Ies = 0.69\mu A \quad \dots (6)$$

(2回目の予測値)(6)で得られたパラメータを数式 ※【0067】

(2)に代入して、 $\Delta Vf = -0.12V$ を得る。 ※

$$\text{従って、LUTデータは、} (Vf + \Delta Vf) = 13.96V \quad \dots (7)$$

に対応した補正用データとなる。

★ ★【0068】(3回目の測定データ)

$$\text{測定データ: } Vf = 13.96V \text{ のとき, } Ies = 0.62\mu A \quad \dots (8)$$

この例では、2回の予測を行うことで、 $Ies = 0.62\mu A$ とするためのVf値(13.96V)が得られた。

これに対応する補正用データをLUT109に格納し、このLUT109に格納された補正データに従って電圧ドライバ108により放出素子の駆動を行う。尚、実際にLUT109に記憶される補正用データは、電圧値Vから選択電位として与える電圧(7V)を差し引いた電圧値に対応したデータである。更に、図2に示すフローチャートに従って、表示パネル101の全ての表面伝導型放出素子に互って放出電流値Ieを略一定の値にできるような駆動電圧の補正用テーブル(LUT)を作成することができる。

【0069】このようにして作成したLUT109を用いて、実際に表示パネル101の放出素子のばらつきに基づく駆動電圧の補正及び駆動を行った様子を図3に示す。図3の例では、表示パネル101の1つの列方向配線に注目し、この列方向配線に関する素子駆動の時間変化を表している。

【0070】図3(a)は水平同期信号(HSYNC)を示し、図3(b)は選択される、表示パネル101の表面伝導型放出素子の番号(この番号はLUT109のアクセスされるアドレスにも対応する)の出力タイミングを示し、図3(c)は選択した画素に表示する映像輝度信号(画像データ)を示している。また図3(d)は、LUT109から読み出されるばらつきの補正用データに基づく電圧値を示し、図3(e)は、電圧ドライバ108から出力される駆動電圧のパルス波形を示している。図3(f)は、表示パネル101の各放出素子から得られる放出電流の波形を示している。

【0071】図3から明らかなように、LUT109から放出素子のばらつきを補正するような補正用データが読み出されると、電圧ドライバ108はその補正用データに対応する電圧振幅をもつパルス信号を発生する。この結果、表示パネル101の各放出素子から図3(f)に示すような電流波形を有する放出電流が出力される。この電流の波形は、表示パネル101のどの放出素子からも一定の振幅を持った形で出力され、画像データ(映像輝度信号)に対応した電流波形となっている。

【0072】尚、本実施の形態では、LUTテーブル109は、ある一定の放出電流に対応して1つだけ設けられていたが、本発明はこれに限定されるものでなく、い

\*に対応した補正用データとなる。

【0066】(2回目の測定データ)

くつかの設定された放出電流値に対応する複数のLUTを用意し、これらLUTの内使用するLUTを切り換えることにより表示される画像の輝度調整等を実行しても良い。また、画像信号の変調方式としては、本実施の形態のバース幅変調に限らず、例えば振幅変調を用いても良い。更にまた、LUTのデータの作成方法も上述の手順以外であっても良い。また本実施の形態は、中間電極1020に流れる電流に基づいて放出電流値Ieを検出するものであって、その検出した電流値Ieに基づいて補正データを作成する方法に制限されるものではない。

【0073】なお、本発明の実施の形態で示したように放出電流の検出を、数〜数10kVの高電圧が印加された回路に流れる電流でなく、数100V程度の比較的低い電圧が印加された中間電極を含む回路に流れる電流値Iesを測定することによって達成している。その結果、その放出電流の検出に使用するの回路部品の耐圧を低減できる。更に、比較的低い電圧を使用して計測できるため、ストレージ容量やリーク電流も改善され、特別な工夫を必要とすることなく、高精度でかつ高速に放出電流を検出するための回路が容易に実現されている。

【0074】また一方で、放出電流の測定期間には、放出電流のほとんど(本実施の形態では98%以上)が中間電極1020に吸収され、放出された電子により蛍光体を発光させることなく補正用データの作成が行えた。この結果、画像表示装置の電源投入や、切断直後や画像信号のブランキング期間中に駆動条件の修正動作(補正データ作成)を行う場合にも、表示パネル101の表示面が発光されないため、ユーザに対して不必要な画像を表示しなくて済むようになった。

【0075】(表示パネル101の構成と製造法)次に、本発明を適用した画像表示装置の表示パネル101の構成と製造法について、具体的な例を示して説明する。

【0076】図4は、本実施の形態に用いた表示パネル101の斜視図であり、内部構造を示すために表示パネル101の1部を切り欠いて示している。

【0077】図中、1005はリアプレート、1006は側壁、1007はフェースプレートであり、1005〜1007により表示パネルの内部を真空中に維持するための気密容器を形成している。この気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性

を保持させるため封着する必要があるが、例えばフリットガラスを接合部に塗布し、大気中或は窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空中に排気する方法については後述する。

【0078】リアプレート1005には、基板1001が固定されているが、この基板1001上には表面伝導型放出素子1002がN×M個形成されている（ここでN、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。例えば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000、M=1000以上の数を設定することが望ましい。本実施の形態においては、N=3072、M=1024とした）。これらN×M個の表面伝導型放出素子1002は、M本の行方向配線1003とN本の列方向配線1004により単純マトリクス配線されている。これら基板1001、表面伝導型放出素子1002、行方向配線1003及び列方向配線1004によって構成される部分をマルチ電子ビーム源と呼ぶ。なお、このマルチ電子ビーム源の製造方法や構造については、後で詳しく述べる。

【0079】尚、本実施の形態の表示パネル101では、列方向配線1004上に絶縁層（不図示）を介して、導電性を有する薄板（アルミニウム等）からなる中間電極1020が設置されている。この中間電極1020には、各電子放出素子1002の電子放出部から放出される電子の軌道を遮らないように複数の電子通過孔1021が設けられている。

【0080】本実施の形態においては、気密容器のリアプレート1005にマルチ電子ビーム源の基板1001を固定する構成としたが、マルチ電子ビーム源の基板1001が十分な強度を有するものである場合には、この気密容器のリアプレートとしてマルチ電子ビーム源の基板1001自体を用いても良い。

【0081】また、フェースプレート1007の下面には蛍光膜1008が形成されている。本実施の形態の表示パネル101はカラー表示装置に使用されるため、蛍光膜1008の部分にはCRTの分野で用いられている赤（R）、緑（G）、青（B）の3原色の蛍光体が塗り分けられている。各色の蛍光体は、例えば図5（A）に示すようにストライプ状に塗り分けられ、各色の蛍光体のストライプの間には黒色の導電体1010が設けられている。この黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにするためや、外光の反射を防止して表示コントラストの低下を防ぐため、更には電子ビームによる蛍光膜のチャージアップを防止するため等である。尚、この黒色の導電体1010には黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0082】また、3原色（RGB）の蛍光体の塗り分け方は、図5（A）に示したストライプ状の配列に限られるものではなく、例えば図5（B）に示すようなデルタ状配列や、それ以外の配列であっても良い。

【0083】なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1008に用いればよく、また黒色導電材料は必ずしも用いなくとも良い。また、蛍光膜1008の電子放出素子1002側の面には、CRTの分野では公知のメタルバック1009を設けてある。このメタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光の利用効率を向上させるためや、負イオンの衝突から蛍光膜1008を保護するため、電子ビームの加速電圧を印加するための電極として作用させるため、更には蛍光膜1008を励起した電子の導電路として作用させるためなどである。このメタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜1008の表面を平滑化处理し、その上にAl（アルミニウム）を真空蒸着する方法により形成した。尚、蛍光膜1008に低電圧用の蛍光体材料を用いた場合にはメタルバック1009は用いない。

【0084】また、本実施の形態では用いなかったが、加速電圧を印加するため、或は蛍光膜1008の導電性の向上を目的として、フェースプレート基板1007と蛍光膜1008との間に、例えばITOを材料とする透明電極を設けても良い。

【0085】一方、行方向端子Dx1～Dxm、列方向端子Dy1～Dyn、HvおよびSvは、この表示パネル101と、前述した電気ドライバ108や走査回路102等とを電気的に接続するために設けた気密構造の電気的接続用端子である。

【0086】これら行方向端子Dx1～Dxmはマルチ電子ビーム源の行方向配線1003と、そして列方向端子Dy1～Dynはマルチ電子ビーム源の列方向配線1004と、端子Hvはフェースプレート1007のメタルバック1009と、端子Svは中間電極1020と、それぞれ電気的に接続されている。

【0087】また、この気密容器の内部を真空中に排気するには、この気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗〔torr〕程度の真空度まで排気する。その後、その排気管を封止するが、この気密容器内の真空度を維持するために、封止の直前或は封止後に、その気密容器内の所定の位置にゲッター膜（不図示）を形成する。このゲッター膜とは、例えばBaを主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸着して形成した膜であり、このゲッター膜の吸着作用により、この気密容器内は1×10のマイナス5乗～1×10のマイナス7乗〔torr〕の真空度に維持される。

【0088】以上、本発明の実施の形態の表示パネル1

01の基本構成と、その製法を説明した。

【0089】次に、前記実施の形態の表示パネル101に用いたマルチ電子ビーム源の製造方法について説明する。本実施の形態の画像表示装置に用いるマルチ電子ビーム源は、表面伝導型放出素子を単純マトリクス配線した電子源であれば、表面伝導型放出素子の材料や形状或は製法に制限はない。しかしながら、本願発明者らは、表面伝導型放出素子の中では、電子放出部もしくはその周辺部を微粒子膜から形成したものが電子放出特性に優れ、しかも製造が容易に行えることを見出している。従って、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには最も好適であると言える。そこで、上記実施の形態の表示パネル101においては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

(表面伝導型放出素子の好適な素子構成とその製法) 電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には平面型と垂直型の2種類があげられる。

(平面型の表面伝導型放出素子) まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図6に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(A)と、その断面図(B)である。

【0090】図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。基板1101としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、或は上述の各種基板上に例えばSiO<sub>2</sub>を材料とする絶縁層を積層した基板などを用いることができる。

【0091】また、基板1101上に基板面と平行に対向して設けられた素子電極1102及び1103は、導電性を有する材料によって形成されている。例えば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、或はこれらの金属の合金、或はIn<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>をはじめとする金属酸化物、ポリシリコンなどの半導体などの中から適宜材料を選択して用いれば良い。これら電極1102、1103を形成するには、例えば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのバクーニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(例えば印刷技術)を用いて形成しても差し支えない。

【0092】これら素子電極1102と1103の形状は、この電子放出素子の応用目的に合わせて適宜設計さ

れる。一般的には、電極間隔Lは通常は数百Åから数百μmまでの範囲から適当な数値を選んで設計されるが、中でも表示装置に適用するために好ましいのは数μmより数十μmまでの範囲である。また、これら素子電極1102、1103の厚さdについては、通常は数百Åから数μmまでの範囲から適当な数値が選ばれる。

【0093】また、導電性薄膜1104の部分には微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のことを指す。この微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、或は微粒子が互いに隣接した構造か、或は微粒子が互いに重なり合った構造が観測される。この微粒子膜に用いた微粒子の粒径は、数Åから数千Åまでの範囲に含まれるものであるが、中でも好ましいのは10Åから200Åまでの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。即ち、素子電極1102或は1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件などである。具体的には、数Åから数千Åまでの範囲の中で設定するが、中でも好ましいのは、10Åから500Åまでの間である。

【0094】また、この微粒子膜を形成するのに用いられる材料としては、例えば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pbなどをはじめとする金属や、PdO, SnO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub>, PbO, Sb<sub>2</sub>O<sub>3</sub>などをはじめとする酸化物や、HfB<sub>2</sub>, ZrB<sub>2</sub>, LaB<sub>6</sub>, CeB<sub>6</sub>, YB<sub>4</sub>, Gd<sub>2</sub>B<sub>4</sub>などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WCなどをはじめとする炭化物や、TiN, ZrN, HfNなどをはじめとする窒化物や、Si, Ge, などをはじめとする半導体や、カーボンなどが挙げられ、これらの中から適宜選択される。

【0095】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/□]の範囲に含まれるよう設定した。

【0096】なお、導電性薄膜1104と素子電極1102及び1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なり合うような構造をとっている。その重なり方は、図6の例においては、下から、基板1101、素子電極1102、1103、導電性薄膜1104の順序で積層したが、場合によっては下から基板1101、導電性薄膜1104、素子電極1102、1103の順序で積層してもさしつかえない。

【0097】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気

的には周囲の導電性薄膜1104よりも高抵抗な性質を有している。この亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成される。この亀裂内には、数Åから数百Åの粒径の微粒子を配置する場合がある。尚、実際の電子放出部1105の位置や形状を精密かつ正確に図示するのは困難なため、図6においては模式的に示した。

【0098】また、図6に示す薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。この薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成される。この薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、その膜厚は500Å以下とするが、300Å以下とするのが更に好ましい。

【0099】なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図6においては模式的に示した。また、平面図(A)においては、薄膜1113の一部を除去した素子を図示した。

【0100】以上、好ましい電子放出素子の基本構成を述べたが、本実施の形態においては以下のような素子を用いた。

【0101】即ち、基板1101には基板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000Å、電極間隔Lは2μmとした。導電性薄膜の微粒子膜の主要材料としてPdもしくはPdOを用い、その微粒子膜の厚さは約100Å、幅Wは100μmとした。

【0102】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図7(a)~(d)は、本実施の形態の表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図6と同一である。

【0103】(1)まず、図7(a)に示すように、基板1101上に素子電極1102及び1103を形成する。これら素子電極1102、1103を形成するにあたっては、予め基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄した後、素子電極1102、1103の材料を堆積させる。この堆積方法としては、例えば、蒸着法やスパッタ法などの真空成膜技術を用いれば良い。その後、その堆積した電極材料をフォトリソグラフィやエッチング技術等を用いてパターンニングし、図7(a)に示した一対の素子電極1102、1103を形成する。

【0104】(2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0105】この導電性薄膜1104を形成するにあたっては、まず前記図7(a)の基板1101上に有機金属溶液を塗布して乾燥させ、加熱焼成処理して微粒子膜

を成膜した後、フォトリソグラフィやエッチングにより、その微粒子膜を所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜1104に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。具体的には、本実施の形態では主要元素としてPdを用いた。また、本実施の形態では塗布方法として、ディッピング法を用いたが、それ以外の例えばスピナー法やスプレー法を用いても良い。

【0106】また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施の形態で用いた有機金属溶液の塗布による方法以外の、例えば真空蒸着法やスパッタ法、或は化学的気相堆積法などを用いる場合もある。

【0107】(3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って電子放出部1105を形成する。

【0108】この通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。この微粒子膜で作られた導電性薄膜のうち、電子放出を行うのに好適な構造に変化した部分(即ち電子放出部1105)においては、薄膜1104に適当な亀裂が形成されている。尚、この電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0109】この通電フォーミングにおける通電方法をより詳しく説明するために、図8にフォーミング用電源1110から印加する適宜の電圧波形の一例を示す。

【0110】微粒子膜で作られた導電性薄膜1104をフォーミングする場合には、パルス状の電圧が好ましく、本実施の形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V<sub>pf</sub>を順次昇圧した。また、電子放出部1105の形成状況をモニタするためのモニタパルスP<sub>m</sub>を適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0111】本実施の形態においては、例えば10のマイナス5乗[torr]程度の真空雰囲気下において、例えばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値V<sub>pf</sub>を1パルス毎に0.1[V]ずつ昇圧した。そして、三角波を5パルス印加する度に1回の割りで、モニタパルスP<sub>m</sub>を挿入した。尚、フォーミング処理に悪影響を及ぼすことがないように、モニタパルスの電圧V<sub>pm</sub>は0.1[V]に設定した。そして素子電極1102と1103の間の電気抵抗が1×10の6乗[Ω]になった段階、即ちモニタパルスP<sub>m</sub>の印加時に電流計1111で計測される電流値が1×10のマイナス7乗[A]以下になった段階で、こ



のフォーミング処理にかかわる通電を終了した。

【0112】なお、上記の方法は、本実施の形態の表面伝導型放出素子に関する好ましい方法であり、例えば微粒子膜の材料や膜厚、或は素子電極間隔 $L$ など表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0113】(4)次に、図7(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って電子放出部1105の電子放出特性の改善を行う。

【0114】この通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである(図6及び図7においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した)。尚、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には約100倍以上に増加させることができる。

【0115】具体的には、10のマイナス4乗～10のマイナス5乗[torr]の範囲内の真空雰囲気中で、活性化用電源1112から素子電極1102、1103間に電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。この堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、その膜厚は500Å以下、より好ましくは300Å以下である。

【0116】この活性化処理における通電方法をより詳しく説明するために、図9(A)に活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施の形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧 $V_{ac}$ は14[V]、パルス幅 $T_3$ は1[ミリ秒]、パルス間隔 $T_4$ は10[ミリ秒]とした。尚、上述の通電条件は、本実施の形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0117】図7(d)に示す1114は、この表面伝導型放出素子から放出される電子を捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。尚、基板1101を、表示パネル1101の中に組み込んでから活性化処理を行う場合には、表示パネル1101の蛍光面をアノード電極1114として用いる。この活性化用電源1112から素子電極1102、1103間に電圧を印加する間、電流計1116で電子放出素子から放出された電流値 $I_e$ を計測して通電活性化処理の進行状況をモニタし、活性化用電源1112の動作を制御する。この電流計1116で計測

された放出電流値 $I_e$ の一例を図9(B)に示す。この図から明らかなように、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 $I_e$ は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 $I_e$ がほぼ飽和した時点で活性化用電源1112からの素子電極1102、1103間への電圧印加を停止し、通電活性化処理を終了する。

【0118】なお、上述の通電条件は、本実施の形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0119】以上のようにして、図7(e)に示す平面型の表面伝導型放出素子を製造した。

(垂直型の表面伝導型放出素子)次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもう1つの代表的な構成、即ち垂直型の表面伝導型放出素子の構成について説明する。

【0120】図10は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0121】この垂直型の表面伝導型放出素子が先に説明した平面型と異なる点は、素子電極のうちの片方(図10では1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。従って、前述した平面型の表面伝導型放出素子における素子電極間隔 $L$ (図6(A))は、垂直型においては段差形成部材1206の段差高 $L_s$ として設定される。なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、例えばSiO<sub>2</sub>のような電気的に絶縁性の材料を用いる。

【0122】次に、本実施の形態の垂直型の表面伝導型放出素子の製法について説明する。図11(a)～(f)は、この製造工程を説明するための断面図で、各部材の表記は図10と同一である。

【0123】(1)まず、図11(a)に示すように、基板1201上に素子電極1203を形成する。

【0124】(2)次に、同図(b)に示すように、段差形成部材1206を形成するための絶縁層を積層する。この絶縁層は、例えばSiO<sub>2</sub>をスパッタ法で積層すれば良いが、例えば真空蒸着法や印刷法などの他の成膜方法を用いても良い。

【0125】(3)次に、同図(c)に示すように、絶縁層1206の上に素子電極1202を形成する。



【0126】(4)次に、同図(d)に示すように、絶縁層1206の一部を、例えばエッチング法を用いて除去し、基板1201上に形成された素子電極1203を露出させる。

【0127】(5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。この薄膜1204を形成するには、前記平面型の場合と同じく、例えば塗布法などの成膜技術を用いれば良い。

【0128】(6)次に、前記平面型の場合と同じく、通電フォーミング処理を行って電子放出部1205を形成する(これは図7(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えば良い)。

【0129】(7)次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部1205の近傍に炭素もしくは炭素化合物1213を堆積させる(図7(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えば良い)。

【0130】以上のようにして、図11(f)に示す垂直型の表面伝導型放出素子を製造した。

(表示装置に用いた表面伝導型放出素子の特性)以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0131】図12は、本実施の形態の画像表示装置に用いた表面伝導型放出素子の、(放出電流I<sub>e</sub>)対(素子印加電圧V<sub>f</sub>)特性、および(素子電流I<sub>f</sub>)対(素子印加電圧V<sub>f</sub>)特性の典型的な例を示す図である。尚、放出電流I<sub>e</sub>は素子電流I<sub>f</sub>に比べて著しく小さく、同一尺度で図示するのが困難である上、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため2本のグラフは各々任意単位で図示した。

【0132】本実施の形態の表示装置に用いた表面伝導型放出素子は、放出電流I<sub>e</sub>に関して以下に述べる3つの特性を有している。

【0133】第1に、ある電圧(これを閾値電圧V<sub>th</sub>と呼ぶ)以上の大きさの電圧が素子に印加されると急激に放出電流I<sub>e</sub>が増加するが、閾値電圧V<sub>th</sub>未満の印加電圧では放出電流I<sub>e</sub>はほとんど検出されない。即ち、放出電流I<sub>e</sub>に関して、明確な閾値電圧V<sub>th</sub>を持った非線形素子である。

【0134】第2に、放出電流I<sub>e</sub>は素子に印加される電圧V<sub>f</sub>に依存して変化するため、印加電圧V<sub>f</sub>を用いて放出電流I<sub>e</sub>の大きさを制御できる。

【0135】第3に、表面伝導型放出素子に印加する電圧V<sub>f</sub>に対して素子から放出される電流I<sub>e</sub>の応答速度が速いため、電圧V<sub>f</sub>を印加する時間の長さにより、表面伝導型放出素子から放出される電子の電荷量を制御できる。

【0136】以上のような特性を有するため、この実施

の形態の表面伝導型放出素子を画像表示装置に好適に用いることができる。例えば多数の素子を表示画面の画素に対応して設けた表示装置において、前述の第1の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。即ち、駆動中の素子には所望の発光輝度に応じて閾値電圧V<sub>th</sub>以上の電圧を適宜印加し、駆動されない非選択状態の素子には閾値電圧V<sub>th</sub>未満の電圧を印加する。こうして駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0137】また、前述の第2又は第3の特性を利用することにより、表示パネル101における発光輝度を制御することができるため、諧調表示を行うことが可能である。

(多数素子を単純マトリクス配線したマルチ電子ビーム源の構造)次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0138】図13に示すのは、前述の図4の表示パネル101に用いたマルチ電子ビーム源の平面図である。

【0139】基板1001上には、前記図6で示したものと同様な表面伝導型放出素子がマトリクス状に配列され、これらの素子は行方向配線1003と列方向配線1004により単純マトリクス状に配線されている。行方向配線1003と列方向配線1004の交差する部分には、配線間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0140】図13のA-A'に沿った断面を図14に示す。

【0141】なお、このような構造のマルチ電子源は、予め基板1001上行方向配線1003、列方向配線1004、電極間絶縁層(不図示)及び表面伝導型放出素子の素子電極1102、1103と導電性薄膜1104を形成した後、行方向配線1003及び列方向配線1004を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0142】図15は、本実施の形態の表面伝導型放出素子をマトリクス状に配列した表示パネル101に、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した多機能表示装置の一例を示すブロック図である。

【0143】図中、101は本実施の形態の表示(ディスプレイ)パネル、2101は表示パネル101の駆動回路で、図1に示すS/P変換回路106、パルス幅変調回路107、電圧ドライバ108及び走査回路102などの回路を備えている。2102はディスプレイパネル・コントローラ、2103はマルチプレクサ、2104はデコーダ、2105は入出力インターフェース回路、2106はCPU、2107は画像生成回路、2108および2109および2110は画像メモリインタ

ーフェース回路、2111は画像入力インターフェース回路、2112および2113はTV信号受信回路、2114はキーボードやマウス等の入力部である。尚、本実施の形態の表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合に、当然映像の表示と同時に音声を再生するものであるが、本実施の形態の表示パネル101の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカなどについては説明を省略する。以下、画像信号の流れに沿って各部の機能を説明する。

【0144】まず、TV信号受信回路2113は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でもよい。また、これらより更に多数の走査線よりなるTV信号（例えばMUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した前記表示パネル101の利点を生かすのに好適な信号源である。TV信号受信回路2113で受信されたTV信号は、デコーダ2104に出力される。TV信号受信回路2112は、例えば同軸ケーブルや光ファイバなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。またTV信号受信回路2113と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ2104に出力される。

【0145】画像入力インターフェース回路2111は、例えばTVカメラや画像読み取りスキャナなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2110は、ビデオテープレコーダ（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2109は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2108は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ2104に出力される。入出力インターフェース回路2105は、本表示装置と、外部のコンピュータもしくはコンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字データ・図形情報の入出力を行うのはもちろんのこと、場合によっては本表示装置の備えるCPU2106と外部との間で制御信号や数値データの入出力などを行うことも可能である。

【0146】また、画像生成回路2107は、前記入出力インターフェース回路2105を介して外部から入力される画像データや文字・図形情報や、或はCPU2106より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行うためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。本回路により生成された表示用画像データは、デコーダ2104に出力されるが、場合によっては前記入出力インターフェース回路2105を介して外部のコンピュータネットワークやプリンタ入出力することも可能である。

【0147】CPU2106は、主として本表示装置の動作制御や、表示画像の生成や選択や編集に関わる作業を行う。例えば、マルチプレクサ2103に制御信号を出力し、表示パネル101に表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネル・コントローラ2102に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースか、ノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。そして画像生成回路2107に対して画像データや文字・図形情報を直接出力したり、あるいは前記入出力インターフェース回路2105を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。なお、CPU2106は、むしろこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。あるいは、前述したように入出力インターフェース回路2105を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協働して行っても良い。

【0148】入力部2114は、CPU2106に使用者が命令やプログラム、あるいはデータなどを入力するためのものであり、例えばキーボードやマウスのほか、ジョイスティック、バーコードリーダ、音声認識装置など多様な入力機器を用いる事が可能である。また、デコーダ2104は、前記2107ないし2113より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。なお、同図中に点線で示すように、デコーダ2104は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、あるいは前記画像生成回路2107およびCPU2106と協同して画像の間引き、補間、拡大、縮

小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0149】マルチプレクサ2103は、CPU2106より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ2103はデコーダ2104から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路2101に出力する。その場合には、一画面表示時間内で画像信号を切り替えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。ディスプレイパネル・コントローラ2102は、CPU2106より入力される制御信号に基づき駆動回路2101の動作を制御するための回路である。

【0150】まず、表示パネル101の基本的な動作にかかわるものとして、例えば表示パネル101の駆動用電源（図示せず）の動作シーケンスを制御するための信号を駆動回路2101に対して出力する。また、表示パネル101の駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースカノンインターレースか）を制御するための信号を駆動回路2101に対して出力する。また場合によっては表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路2101に対して出力する場合もある。駆動回路2101は、表示パネル101に印加する駆動信号を発生するための回路であり、マルチプレクサ2103から入力される画像信号と、前記ディスプレイパネル・コントローラ2102より入力される制御信号に基づいて動作するものである。

【0151】以上、各部の機能を説明したが、図15に例示した構成により、本実施の形態の表示装置においては、多様な画像情報源より入力される画像情報を表示パネル101に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ2104において逆変換された後、マルチプレクサ2103において適宜選択され、駆動回路2101に入力される。一方、ディスプレイコントローラ2102は、表示する画像信号に応じて駆動回路2101の動作を制御するための制御信号を発生する。駆動回路2101は、上記画像信号と制御信号に基づいて表示パネル101に駆動信号を印加する。これにより、表示パネル101において画像が表示される。これらの一連の動作は、CPU2106により統括的に制御される。

【0152】また、本実施の形態の表示装置においては、前記デコーダ2104に内蔵する画像メモリや、画像生成回路2107およびCPU2106が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像

処理や、合成、消去、接続、入れ換え、はめ込みなどをはじめとする画像編集を行う事も可能である。また、本実施の形態の説明では特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行うための専用回路を設けても良い。

【0153】従って、本実施の形態の表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像および動画を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備える事が可能で、産業用あるいは民生用として極めて応用範囲が広い。尚、この図15は、表面伝導型電子放出素子を電子ビーム源とする表示パネル101を用いた表示装置の構成の一例を示したにすぎず、これのみに限定されるものではない。例えば、図15の構成要素のうち使用目的上必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、この表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0154】この表示装置においては、とりわけ表面伝導型電子放出素子を電子ビーム源とする表示パネル101が容易に薄形化できるため、表示装置全体の奥行きを小さくすることが可能である。それに加えて、表面伝導型電子放出素子を電子ビーム源とする表示パネル101は大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨場感あふれ迫力に富んだ画像を視認性良く表示することが可能である。

【0155】尚、本発明は、複数の機器（例えばホストコンピュータ、インターフェース機器、リーダ、プリンタなど）から構成されるシステムに適用しても、一つの機器からなる装置（例えば、複写機、ファクシミリ装置など）に適用しても良い。

【0156】また、本発明の目的は、前述した実施形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体を、システム或は装置に供給し、そのシステム或は装置のコンピュータ（またはCPUやMPU）が記憶媒体に格納されたプログラムコードを読み出し

実行することによっても達成される。  
【0157】この場合、記憶媒体から読出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。このようなプログラムコードを供給するための記憶媒体としては、例えば、フロッピーディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、磁気テープ、不揮発性のメモリカード、ROMなどを用いることができる。

【0158】また、コンピュータが読出したプログラムコードを実行することにより、前述した実施形態の機能

が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているOS（オペレーティングシステム）などが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれる。

【0159】更に、記憶媒体から読出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれる。

【0160】以上説明したように本実施の形態によれば、電子ビーム源の各表面伝導型放出素子からの放出電流値と、予め設定されている所定電圧に対する放出電流値との差分値から、各放出素子よりの放出電流を略一定とするような駆動パラメータ（駆動電流値或いは駆動電圧値）を予測し、その予測した値で各放出素子を駆動してその特性を求めることにより、各素子からの放出電流値を略一定とする補正テーブルを精度良く容易に求めることができる。

【0161】これによりマルチ電子源作成時の初期状態における放出素子の個々の特性のばらつきを補正するための補正用テーブルデータの作成を短時間でを行い、この補正用データに従ってばらつき補正を行ってマルチ電子源の各素子からの放出電流値を略均一にして駆動することができる。

【0162】更に、このような補正データの作成は、マルチ電子ビーム源を一定期間駆動後に、各素子の経時特性変化に伴う放出電流値のばらつきを補正する場合にも有効である。即ち、補正テーブルの更新を行うことで、長期に亘って表示品位が高い画像表示を行うことができる。

【0163】更に、本実施の形態の画像表示装置では、上記放出電流の計測時において、蛍光面での不必要な発光が抑止される。このような放出電流の計測を画像表示装置の電源投入時や切断時、或は画像信号のブランキング期間中に行うことにより、計測中であっても表示画面に輝点や輝線が現れることなく、その様な計測を実施することが可能となる。

【0164】また本実施の形態によれば、多数の表面伝導型放出素子を備えた画像表示装置において、製造後初期の各表面伝導型素子の電子放出特性のばらつき補正を簡単な回路構成で実現することができる。

【0165】また本実施の形態によれば、経時変化を検出した場合には、駆動条件の補正値を修正することによって、どの表面伝導型放出素子からも長期に渡り適正な電子ビームを出力させることが可能となった。これにより、画像表示装置の性能を長期に渡り安定させることが

できるようになった。

【0166】更に本実施の形態によれば、補正駆動用データの取得時に表示面での発光を伴わないため、画像装置の電源投入や切断直後や画像信号のブランキング期間中に駆動条件の修正動作を行うことが可能となった。

【0167】

【発明の効果】以上説明したように本発明によれば、電子ビーム源と蛍光面の間に中間電極を設け、この中間電極を用いて表面伝導型放出素子からの放出電流を求めることにより電子ビーム源の駆動電圧を補正することができる。

【0168】また本発明によれば、中間電極への印加電圧を制御することにより、放出電流の計測時における不要な発光を抑えて、各表面伝導型放出素子の特性を補正するための補正データを作成して補正できるという効果がある。

【0169】また本発明によれば、経時変化などによる表面伝導型放出素子の個々の電子放出特性のバラツキを補正して、表示パネルの表示画面全体に亘って略均一な輝度及び色の画像を表示することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態で用いた画像表示装置の構成を示すブロック図である。

【図2】本実施の形態におけるLUTデータの作成処理を示すフローチャートである。

【図3】本実施の形態における表示パネルの1つの列方向配線における駆動信号例を示す波形図である。

【図4】本実施の形態の画像表示装置の表示パネルの一部を切り欠いて示した斜視図である。

【図5】本実施の形態の表示パネルに使用される蛍光体の配列状態を説明する図で、(A)はストライプ状の場合を示し、(B)はデルタ配列の場合を示している。

【図6】本実施の形態で用いた平面型の表面伝導型放出素子の平面図(A)、断面図(B)である。

【図7】平面型の表面伝導型放出素子の製造工程を示す断面図である。

【図8】通電フォーミング処理の際の印加電圧の波形例を示す図である。

【図9】通電活性化処理の際の印加電圧波形(A)、放出電流I<sub>e</sub>の変化(B)例を示す図である。

【図10】本実施の形態で用いた垂直型の表面伝導型放出素子の断面図である。

【図11】垂直型の表面伝導型放出素子の製造工程を示す断面図である。

【図12】本実施の形態で用いた表面伝導型放出素子の典型的な特性を示すグラフ図である。

【図13】本実施の形態で用いたマルチ電子ビーム源の基板の平面図である。

【図14】図13のA-A'断面図である。

【図15】本発明の実施の形態である多機能画像表示装

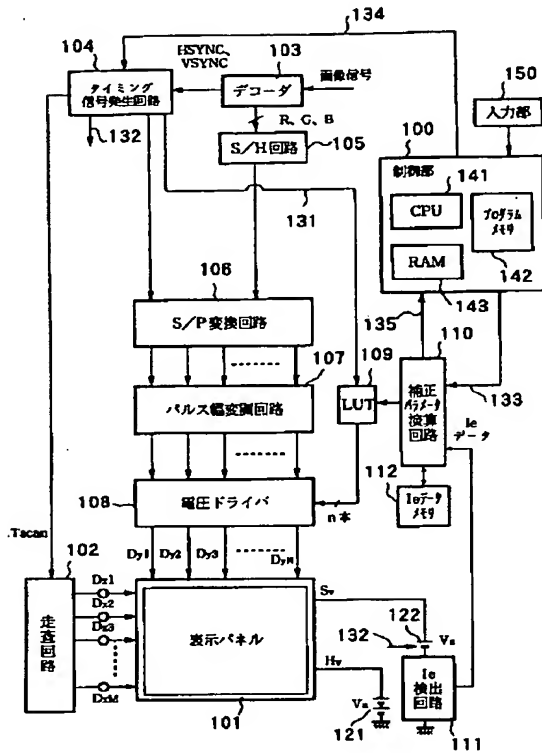
置の構成を示すブロック図である。

【図16】従来の表面伝導型放出素子の構成を示す図である。

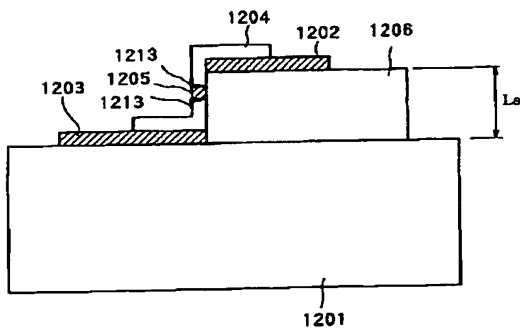
\*

\*【図17】マルチ電子源のマトリクス配線を説明する等価回路図である。

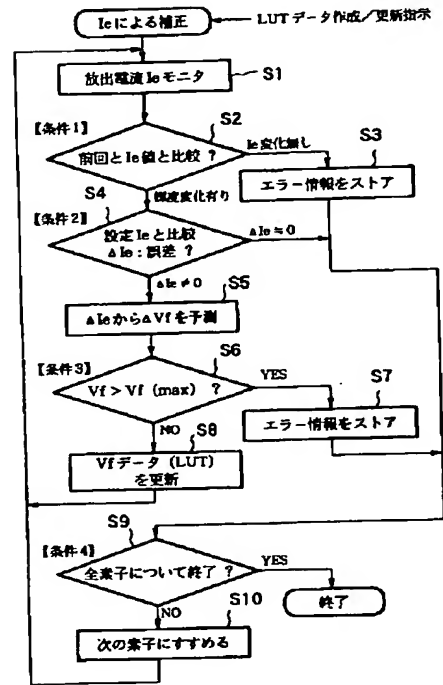
【図1】



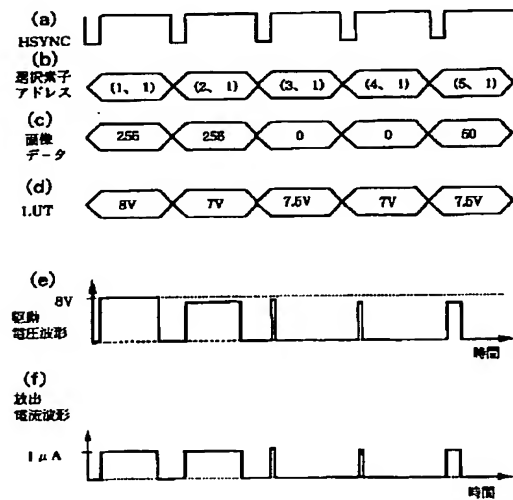
【図10】



【図2】



【図3】



A perspective view of a semiconductor device. The top surface features several rectangular regions labeled 1007, 1008, 1009, and 1010. A grid of circular elements is visible on the right side, with labels 1001 through 1006 pointing to specific components or connections. Various pins and leads are shown around the perimeter, labeled Dy(N-1), DyN, H<sub>v</sub>, Sv, Dx1, Dx2, ..., Dx(M-1), and DxM. A coordinate system (X, Y, Z) is indicated at the bottom left.

(A)

R G B R G B

1010 黑色导电材料

R: 红色发光体  
G: 绿色发光体  
B: 蓝色发光体

(B)

1010 黑色导电材料

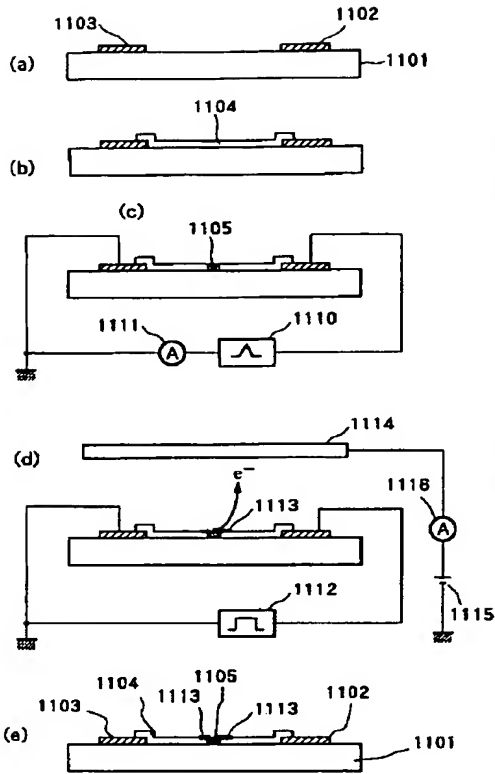
R : 橙色萤光体  
G : 绿色萤光体  
B : 蓝色萤光体

Figure 1 consists of two diagrams, (A) and (B), illustrating a semiconductor device.

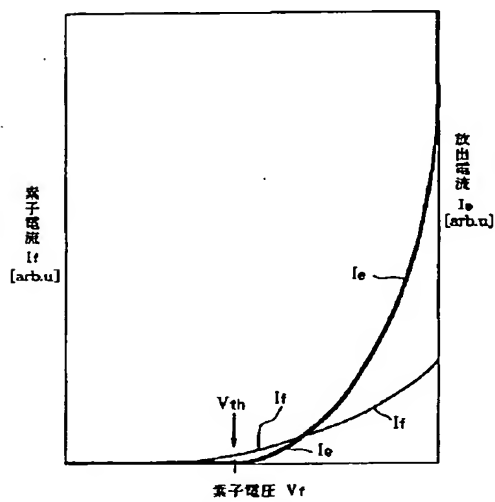
(A) is a plan view of the device. It shows a rectangular substrate 1101 with a central rectangular region 1102. Within this central region, there is a smaller rectangular area 1103. A horizontal line 1104 passes through the center of the device. A vertical line 1105 is positioned between the central region 1102 and the outer region 1103. A dimension line labeled 'L' indicates the length of the central region 1102. A dimension line labeled 'w' indicates the width of the central region 1102. A small rectangular feature 1113 is located on the horizontal line 1104 within the central region 1102.

(B) is a cross-sectional view of the device. It shows a substrate 1101 with a central region 1102. A layer 1104 is deposited on the substrate. A small rectangular feature 1113 is located on the layer 1104 within the central region 1102. A layer 1105 is deposited on the layer 1104. A layer 1103 is deposited on the layer 1105. A dimension line labeled 'd' indicates the thickness of the layer 1103.

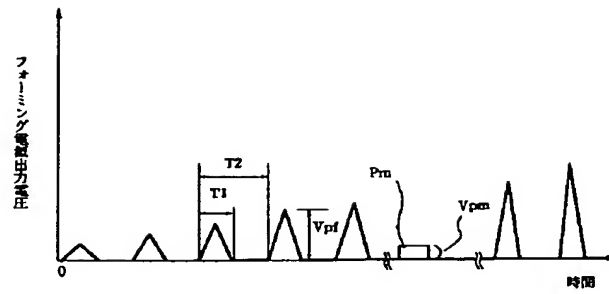
【図7】



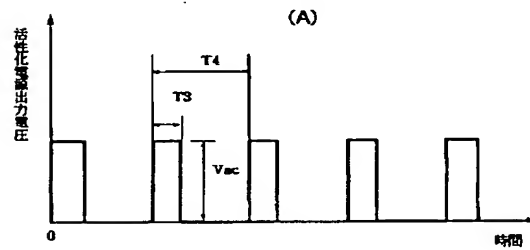
【図12】



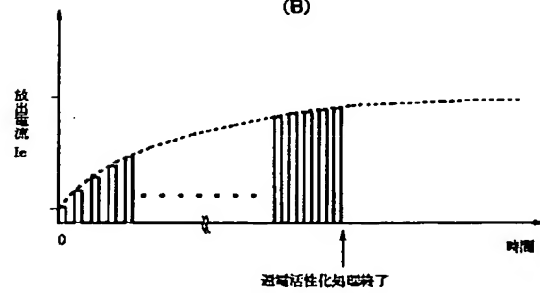
【図8】



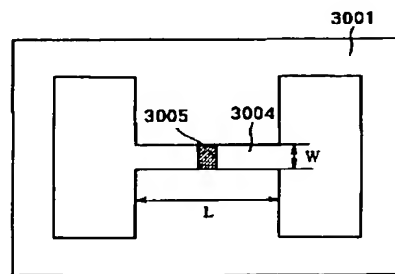
【図9】



(B)

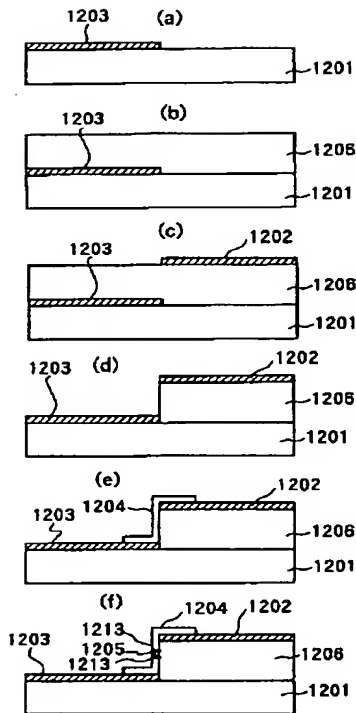


【図16】

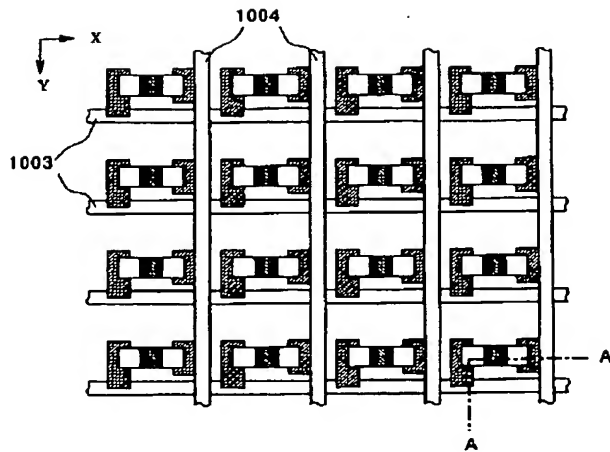




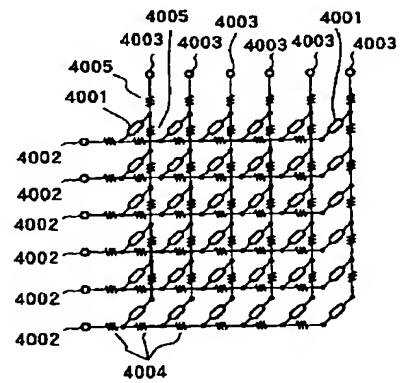
【図11】



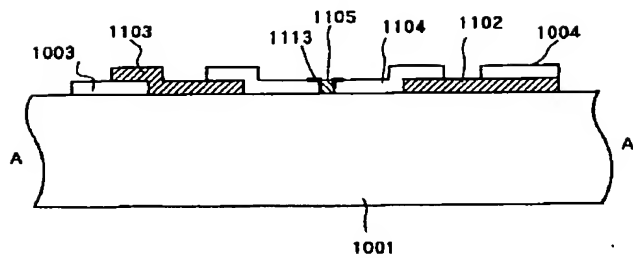
【図13】



【図17】



【図14】



【図15】

